

# Tutoriel Simbeor – Simulation en Post-Layout avec un fichier ODB++



© Entreprise EDA Expert 2022

Simulation en post-layout avec un fichier ODB++

-1-



## EDA EXPERT

### Qui sommes-nous ?

**Fournisseur de solutions pour la conception et la fabrication des systèmes électroniques**, EDA Expert a été créée en 2012 et est implantée à Arcueil (94). Fort de leurs expériences dans le monde de l'électronique, une équipe d'experts met à profit leurs compétences pour vous proposer une vision globale de la conception à la fabrication avec un regard neutre sur le marché des logiciels.

En 2022, EDA Expert a formé plus de 270 personnes formées de 85 sociétés différentes !

### Nos missions

*« La conception et la fabrication d'un système électronique nécessite aujourd'hui du temps, des connaissances théoriques, des compétences techniques et des outils spécifiques. Notre rôle est de vous apporter l'ensemble des éléments dont vous avez spécifiquement besoin pour la réalisation de votre produit et ce, en toute sérénité. »*

Victor TRUONG, President de EDA Expert

### Distribution

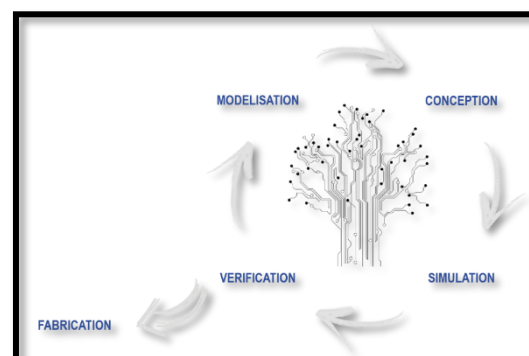
- Fournisseur exclusif en France d'un ensemble de logiciels dédiés à l'électronique et à l'embarqué.

### Formation

- Apporter notre expertise technique
- Transmettre et approfondir les connaissances techniques sur le métier de la conception électronique et sur l'utilisation des outils de CAO
- Certifier IPC CID/CID+
- Formations collectives, sur site ou personnalisées

### Accompagnement

- Maintenance et support
- Aide à la prise en main (intégration et projets ponctuels)
- Expertise de la prestation
- Prestations techniques (analyse thermique, analyse DFM, prestation de routage...)



## SOMMAIRE

<b>EDA EXPERT</b> .....	2
<b>SIMULATION D'UNE LIGNE DE TRANSMISSION</b> .....	5
Import d'un fichier ODB++ .....	5
Analyse et simulations .....	8
ERC .....	8
Fast SI .....	13
Simulation temporelle avec un Pulse .....	14
Diagramme de l'oeil .....	16
3D SI .....	17

## Table des matières

Figure 1 : importer un légende.....	5
Figure 2 : chemin du fichier ODB++ .....	6
Figure 3 : vue d'ensemble de la carte mémoire .....	6
Figure 4 : menu pour changer la vue de la carte .....	7
Figure 5 : vue 3D de la carte .....	7
Figure 6 : paramètre de visualisation du PCB.....	7
Figure 7 : fenêtre SI Compliance Analyzer .....	8
Figure 8 : Paramètre de l'ERC.....	8
Figure 9 : Sélection des pistes à mettre en évidence .....	9
Figure 10 : Exécuter l'ERC.....	9
Figure 11 : Piste sélectionnée avec leurs différents defaults .....	10
Figure 12 : Vue 2D des pistes avec discontinuités .....	10
Figure 13 : Vue 3D des pistes avec discontinuités .....	11
Figure 14 : retour de l'ERC.....	11
Figure 15 : rapport de l'ERC.....	11
Figure 16 : différents types d'erreur sur simbeor.....	12
Figure 17 : Interface Fast SI .....	13
Figure 18 : fenêtre s'affichant après le extract.....	13
Figure 19 : Paramètre de simulation du Fast SI.....	13
Figure 20 : simulation avec entrée impulsionnelle.....	14
Figure 21 : information sur l'exécution de la tâche .....	14
Figure 22 : Pulse.....	15
Figure 23 : Paramètre S.....	15
Figure 24 : visualisation de la simulation depuis le modèle 3D.....	15
Figure 25 : simulation SI pour une réponse temporelle BitStream .....	16
Figure 26 : diagramme de l'œil.....	16
Figure 27 : interface 3DSI .....	17
Figure 28 : paramètre du 3DSI.....	17
Figure 29 : simulation des paramètres S.....	18
Figure 30 : emplacement du modèle 3D dans l'arborescence du projet.....	18
Figure 31 : modèle 3D .....	18



## SIMULATION D'UNE LIGNE DE TRANSMISSION

### Import d'un fichier ODB++

Ce tutoriel utilise un projet open source « OPC » de l'organisation Open Compute (<https://www.opencompute.org>).

Téléchargez-le depuis le lien : <https://kb.simberian.com/SimbeorExample.php?id=224>

Ouvrez Simbeor et commencez par créer une nouvelle solution avec un nouveau projet (pour plus de détails, voir le tutoriel sur la création d'un projet), du type « **Import geometry from ODB++ files** », comme indique la Figure ci-dessous :

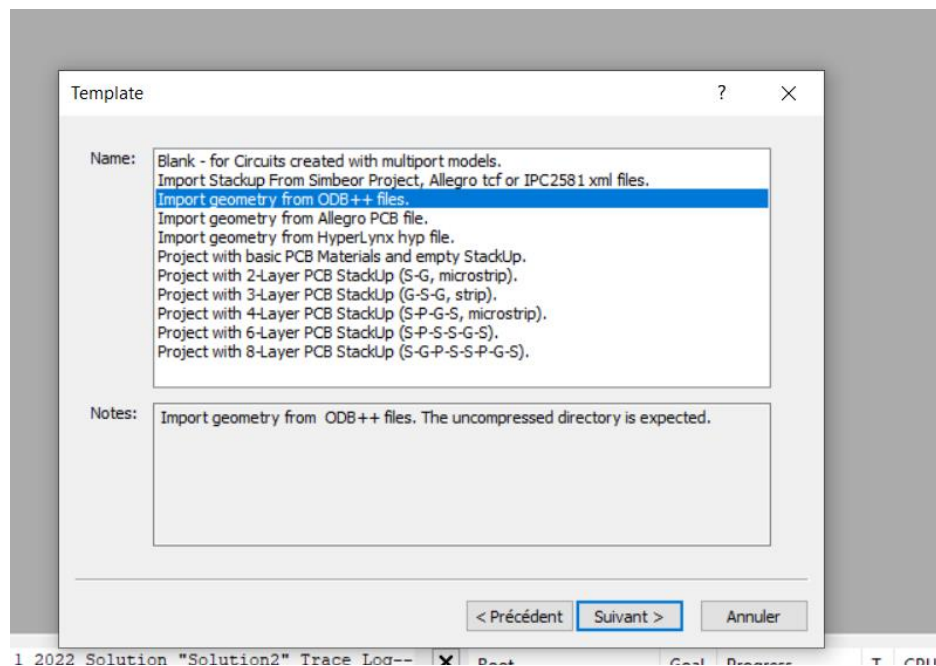


Figure 1 : importer un légende

Puis, dans le dossier du projet téléchargé, choisissez le fichier ODB++ « OCP\_142000001229AR01-ODB-0618.tgz » à importer dans Simbeor :

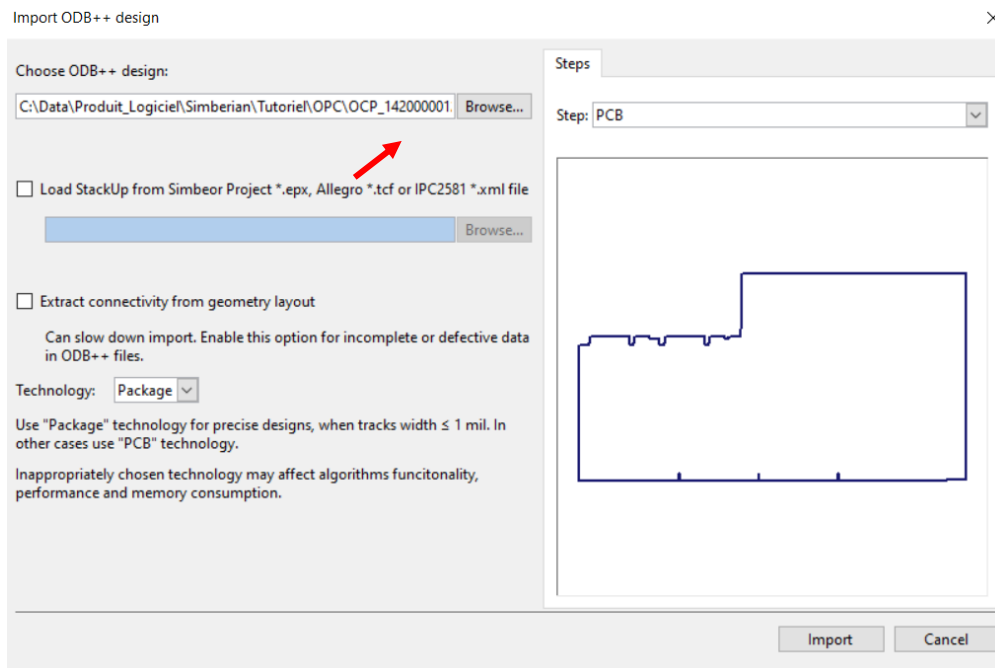


Figure 2 : chemin du fichier ODB++

**NB : Les images d'illustration de ce tutoriel sont en lien avec les données de ce projet d'exemple, vous pouvez adapter ce tutoriel en utilisant votre propre fichier de fabrication ODB++.**

Le projet « OPC » est une carte mère comportant des signaux rapides, comme ceux de l'interface PCIe, des bus d'adresse et de données des mémoires DDR, des liens de connexion USB 3.0, des bus d'Ethernet...etc, l'import peut prendre quelques minutes en fonction de la performance de votre machine. Une fois l'opération d'import terminée, cliquez sur OK pour accepter les messages d'erreur ou de warning, et la carte s'affiche dans l'éditeur, accompagnée du panneau **SI Compliance Analyzer**, comme indique la Figure ci-dessous :

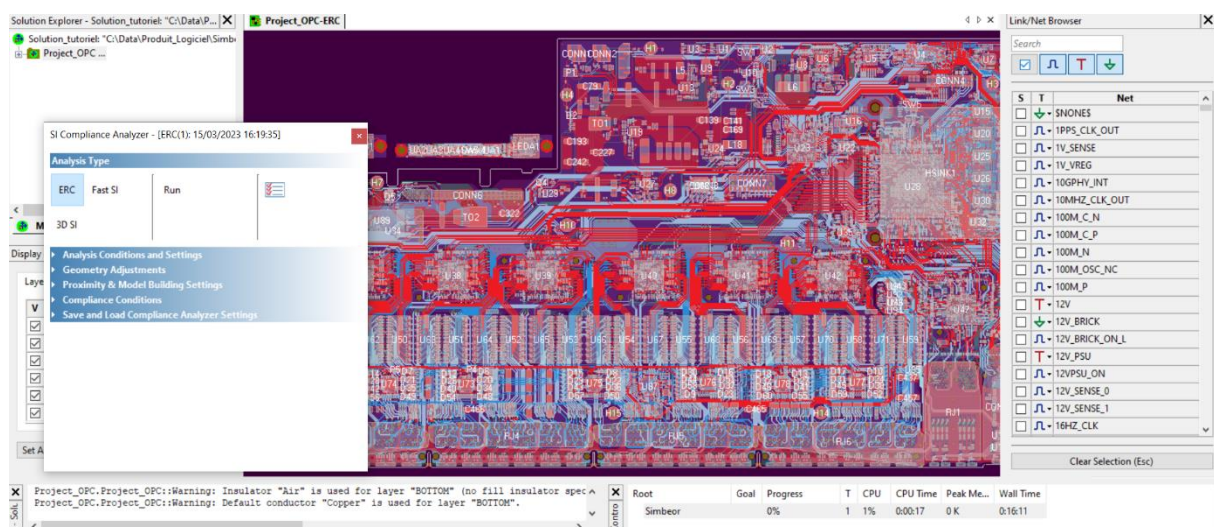


Figure 3 : vue d'ensemble de la carte mémoire

En cliquant droit sur la carte, nous pouvons basculer sur une vue 3D des pistes et des vias :

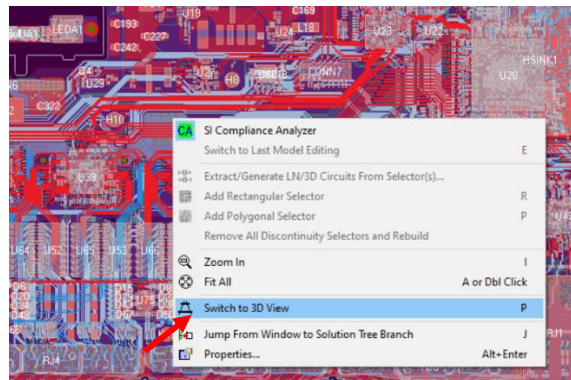


Figure 4 : menu pour changer la vue de la carte

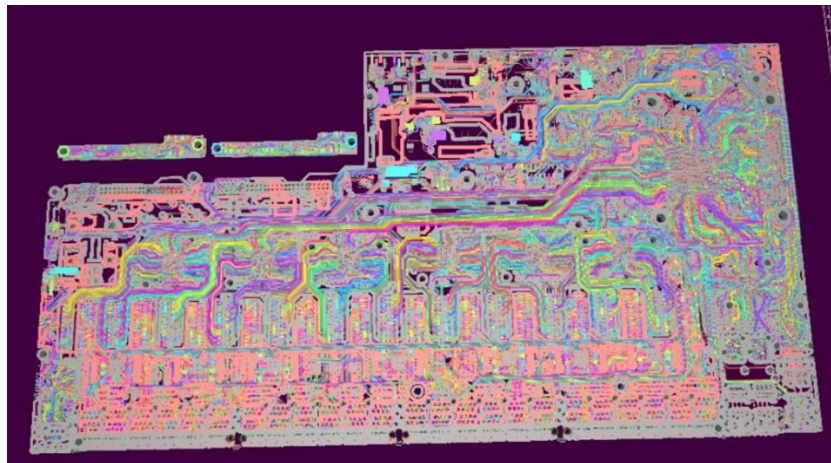


Figure 5 : vue 3D de la carte

Nous pouvons paramétrer la visualisation du PCB depuis le panneau **Display control** :

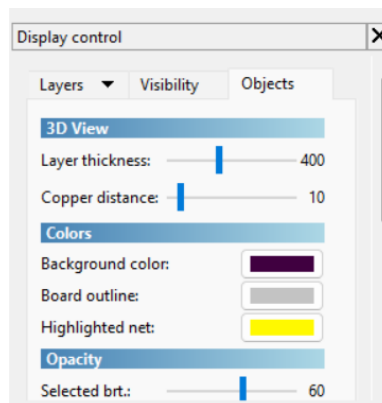


Figure 6 : paramètre de visualisation du PCB

## Analyse et simulations

L'outil « SI Compliance Analyzer » (depuis le menu Tools) vous propose 3 types d'analyse / simulations :

- ERC : vérification des règles électriques
- Fast SI : simulation de l'intégrité du signal pour des signaux jusqu'à 10 Ghz
- 3D SI : simulation de l'intégrité du signal avec les solvers électromagnétiques pour des signaux jusqu'à 50 Ghz

Chaque analyse / simulation est configurable, comme indique la Figure ci-dessous :

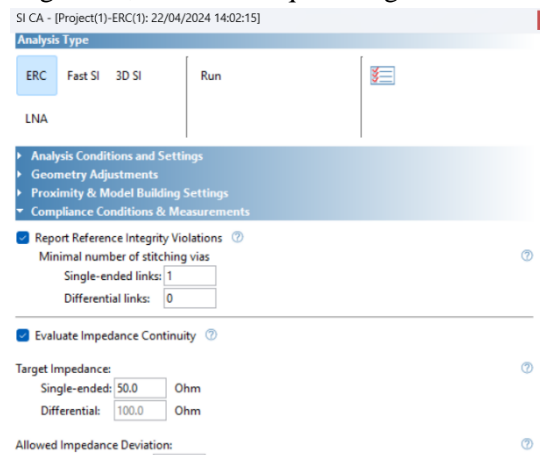


Figure 7 : fenêtre SI Compliance Analyzer

### ERC

Le ERC détecte les erreurs liées à :

- L'intégrité des références d'impédance
- La continuité d'impédance
- La diaphonie

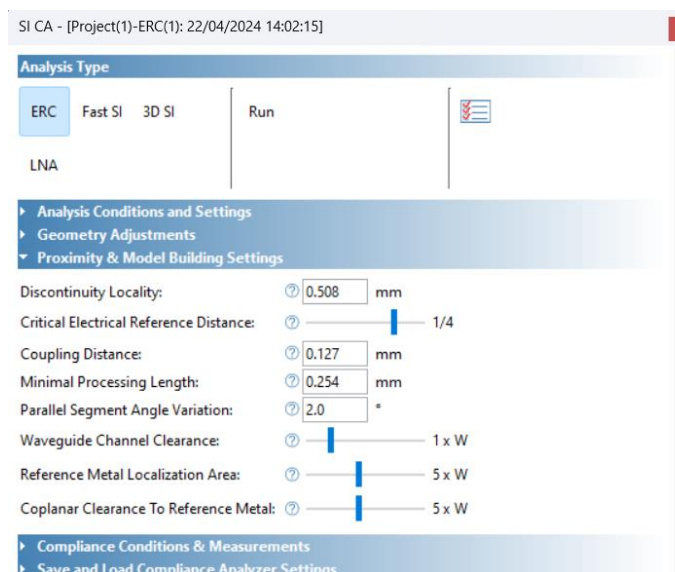


Figure 8 : Paramètre de l'ERC

N'hésitez pas à jeter un coup d'œil aux paramètres de simulation et aux configurations.

Depuis le panneau « Link/Net Browser », choisissez et sélectionnez les signaux du PCIe tels que PCIE\_RD0N, PCIE\_RD0P, PCIE\_TD0N\_S et PCIE\_TD0P\_S :

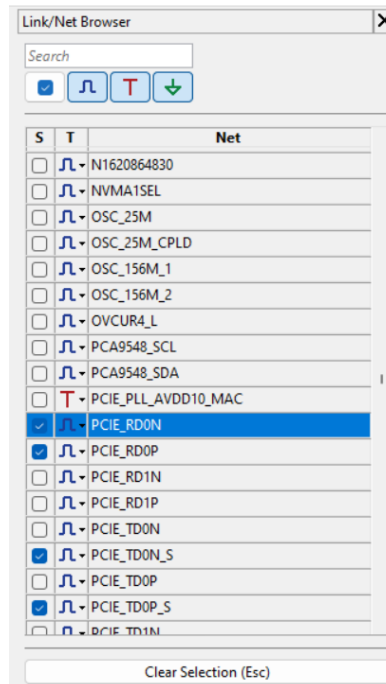


Figure 9 : Sélection des pistes à mettre en évidence

Puis appuyez sur « RUN »

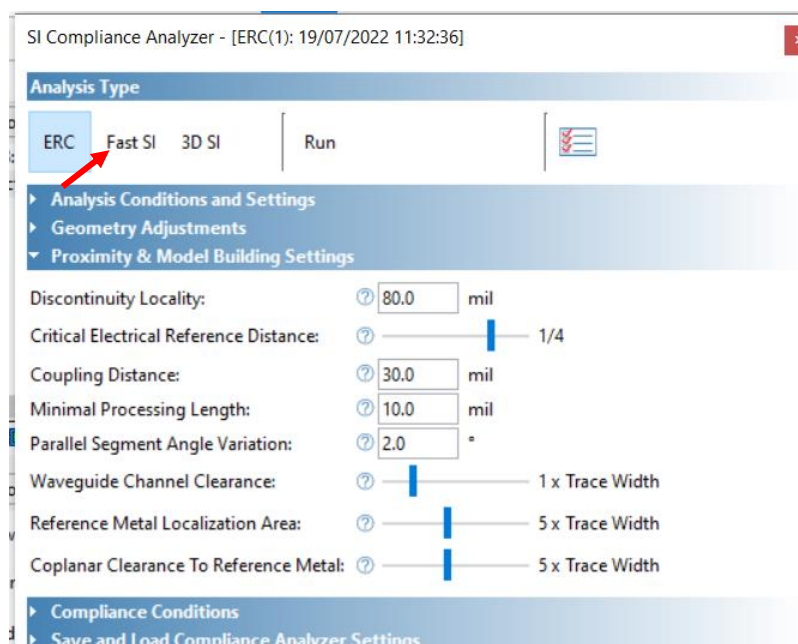


Figure 10 : Exécuter l'ERC



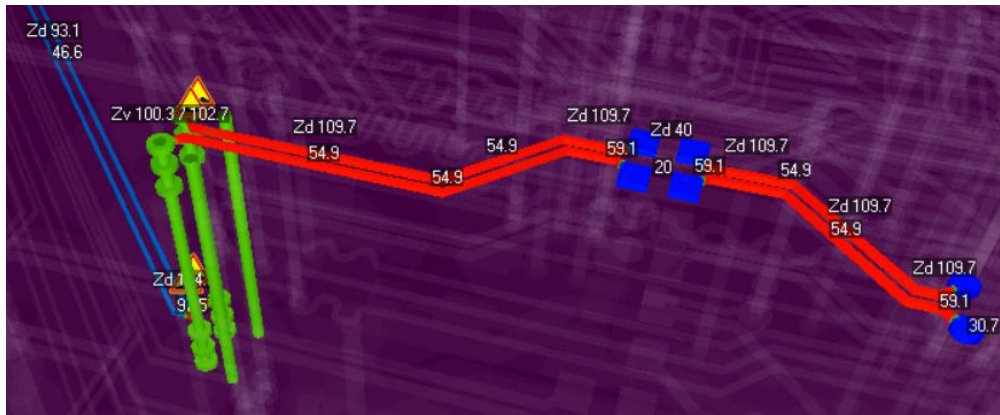


Figure 13 : Vue 3D des pistes avec discontinuités

Simbeor a identifié des violations sur l'intégrité de ces signaux :

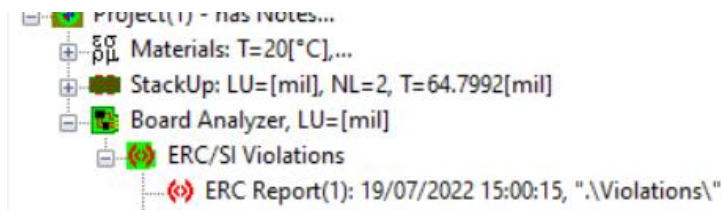


Figure 14 : retour de l'ERC

En doublant cliquant sur « ERC Report...), un rapport détaillé s'affiche avec des liens vers la carte :

#	Severity	Object	Net(s)	Layer	From Location, mm	To Location, mm	Length, mm	Impedance, Ohm	Target impedance, Ohm
1	High	Component Pad	PCIE_RD0N/PCIE_RD0P	TOP	[[403.6,210.1]]	[[403.6,208.6]]	1.52	59.4	100
2	High	Component Pad	PCIE_RD0N/PCIE_RD0P	TOP	[[381.9,173.2]]	[[381.9,171.7]]	1.45	40	100
3	Low	SE Trace	PCIE_RD0N	TOP	[[379.8,181.2]]	[[379.9,181.1]]	0.17	118.3	50
4	Low	SE Trace	PCIE_TD0N_S	TOP	[[379.5,167.6]]	[[379.7,167.8]]	0.25	59.1	50
5	Low	Diff. Trace	PCIE_RD0P/PCIE_RD0N	TOP	[[403.6,210.3]]	[[403.6,211]]	0.62	110.3	100

Figure 15 : rapport de l'ERC

Afin d'éviter les problèmes SI et EMC/EMI, il serait nécessaires retourner à la conception pour corriger les violations.

D'une façon générale, Simbeor vous indique des violations selon les indicateurs suivants :

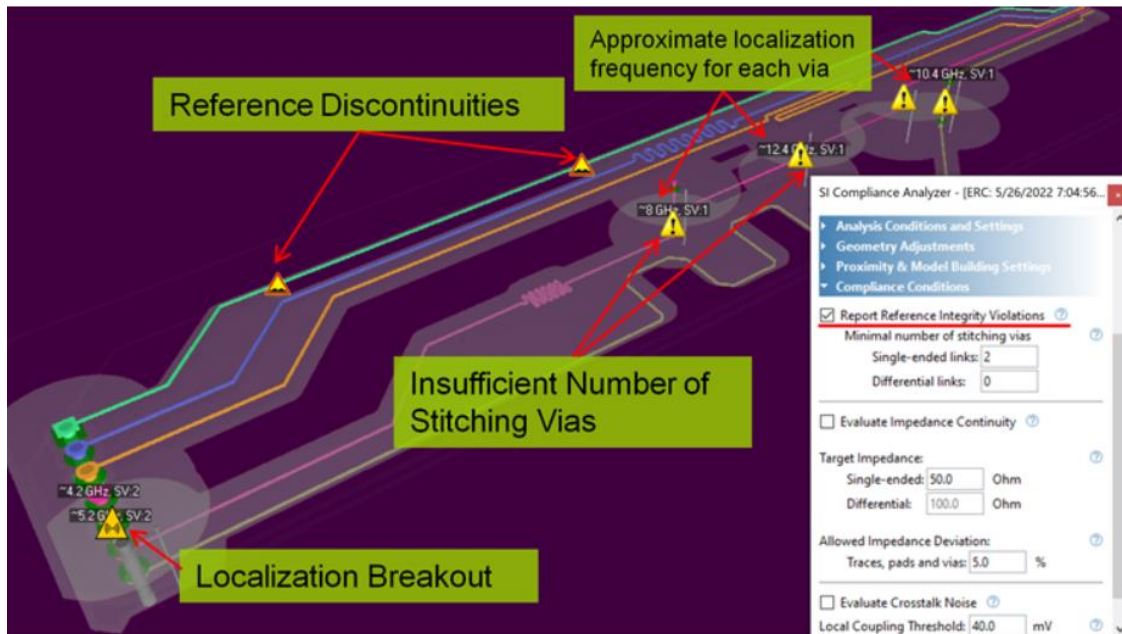


Figure 16 : différents types d'erreur sur simbeor

## Fast SI

Depuis le panneau SI Compliance Analyzer (Tools -> SI Compliance Analyzer), sélectionnez « Fast SI », et cliquez ensuite sur « Extract »

SI Compliance Analyzer - [FSI(1): 15/03/2023 17:18:40]

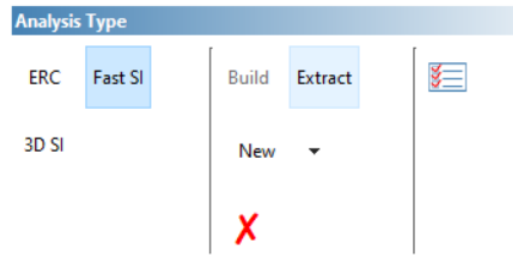


Figure 17 : Interface Fast SI

Le simulateur rappelle les paramètres de simulation, vous pouvez modifier les paramètres de simulation et sélectionner le type de simulation :

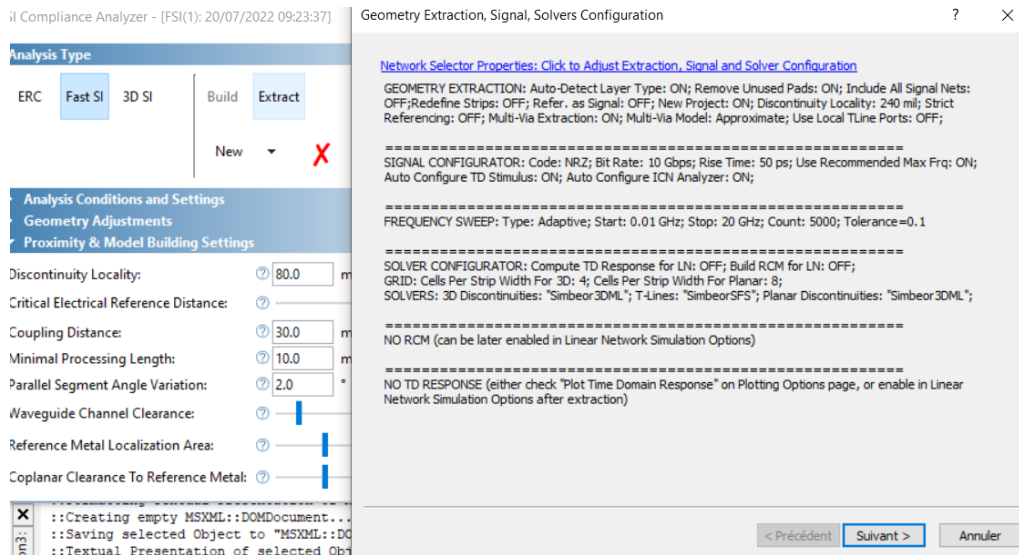


Figure 18 : fenêtre s'affichant après le extract

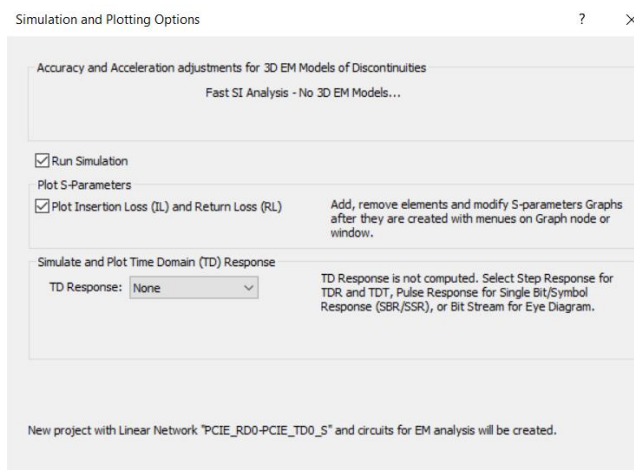


Figure 19 : Paramètre de simulation du Fast SI

## Simulation temporelle avec un Pulse

Dans notre exemple, nous effectuons une simulation dans le domaine temporel ayant pour stimuli un signal impulsionnel :

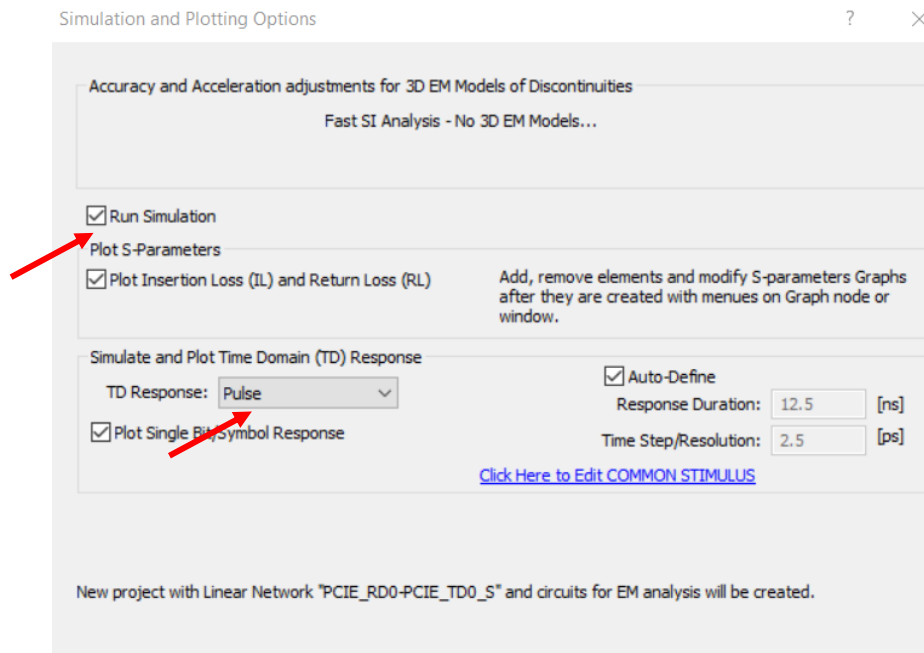


Figure 20 : simulation avec entrée impulsionnelle

Les panneaux Log et Job vous indiquent les messages d'erreur et le runtime :

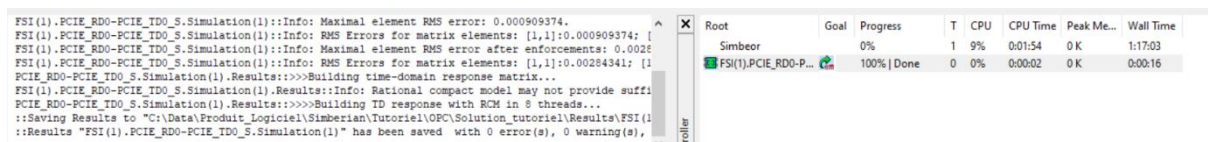


Figure 21 : information sur l'exécution de la tâche

**NB : Le temps de simulation peut être plus ou moins long en fonction de la performance de la machine et la complexité de la conception.**

On peut observer les différents résultats dans la fenêtre « Solution explorer ». Les résultats obtenus pour cette simulation sont les suivants :

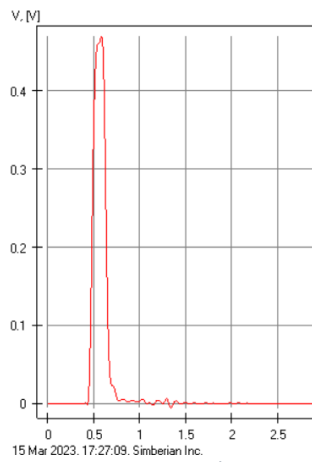


Figure 22 : Pulse

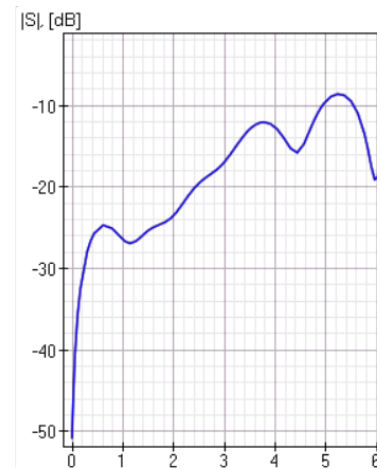


Figure 23 : Paramètre S

Vous pouvez également voir ces graphes directement depuis le modèle 3D

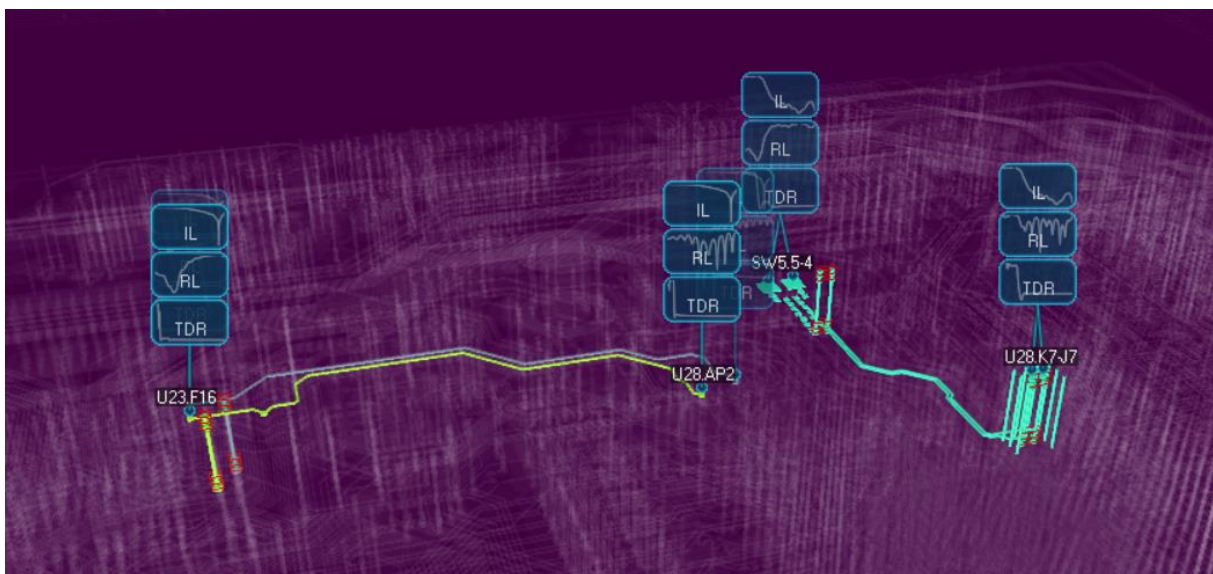


Figure 24 : visualisation de la simulation depuis le modèle 3D

## Diagramme de l'œil

Revenez sur le panneau « SI Compliance Analyzer », avec « Fast SI » sélectionné, cliquez sur New, puis Extract et **TD Response = BitStream** :

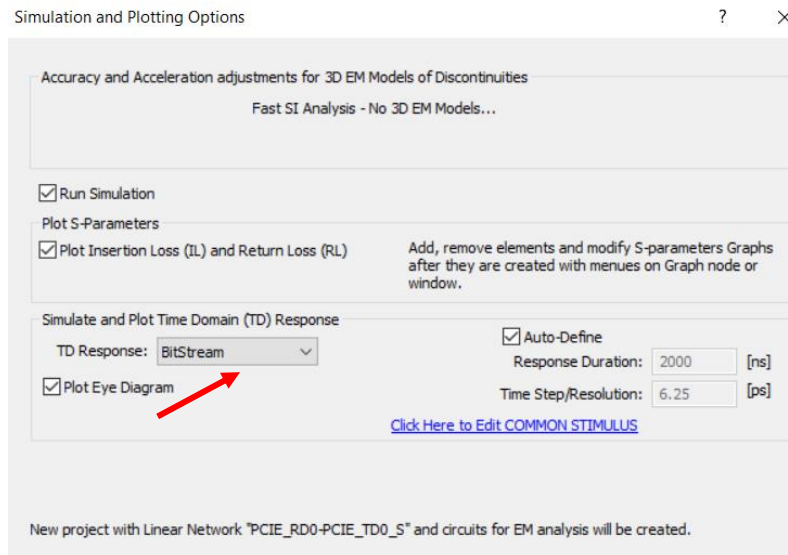


Figure 25 : simulation SI pour une réponse temporelle BitStream

Nous obtenons les résultats suivants, avec notamment l'affichage du panneau « Eye Analyzer » qui vous donne des instructions et des conseils à suivre pour obtenir une meilleure simulation :

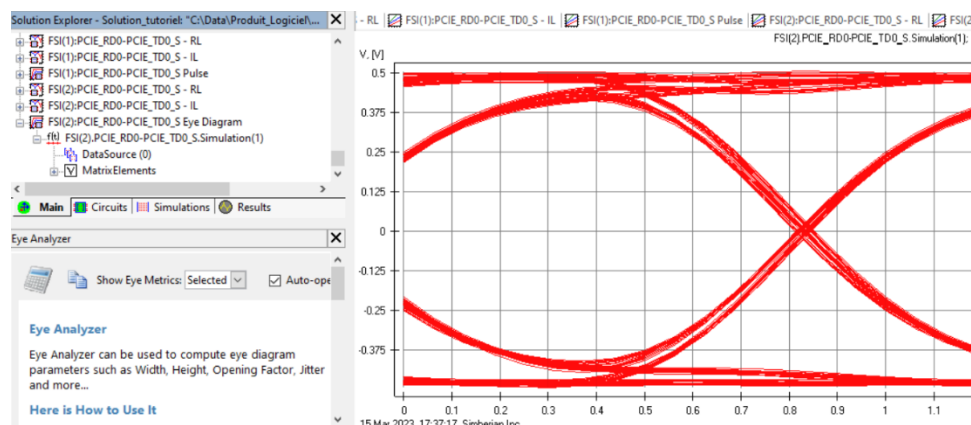


Figure 26 : diagramme de l'œil

### 3D SI

En revenant au panneau « SI Compliance Analyzer » et en sélectionnant 3D SI, vous pouvez suivre les mêmes instructions décrites pour « Fast SI », et constater l'apparition des options supplémentaires de simulation, comme par exemple « Plot S-Parameters » :

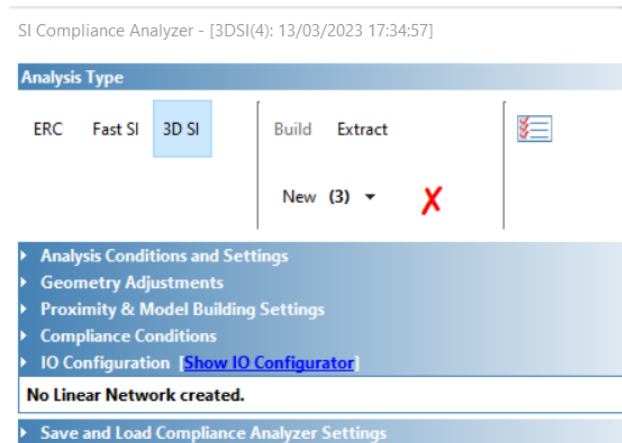


Figure 27 : interface 3DSI

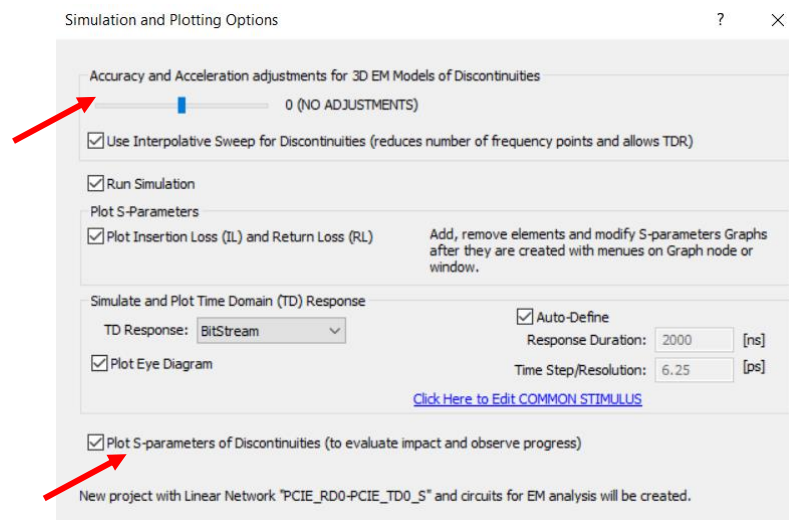


Figure 28 : paramètre du 3DSI

Les résultats de simulation par rapport aux paramètres S sont :

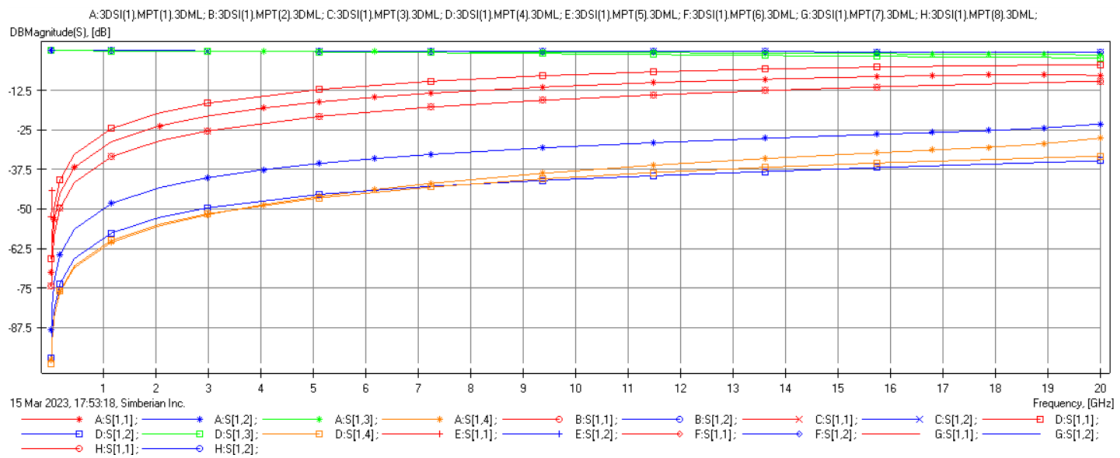


Figure 29 : simulation des paramètres S

Depuis le panneau Solution Explorer », double cliquez sur MPT(1) pour afficher le « 3D Geometry View » :

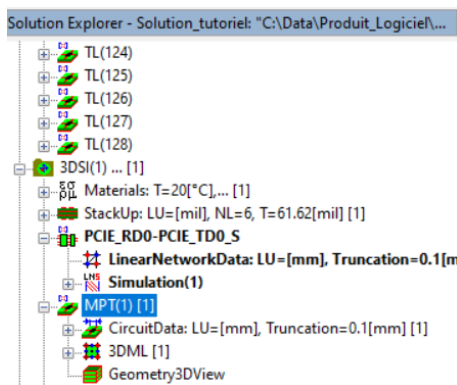


Figure 30 : emplacement du modèle 3D dans l'arborescence du projet

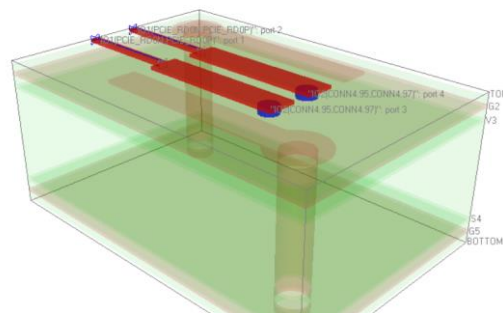
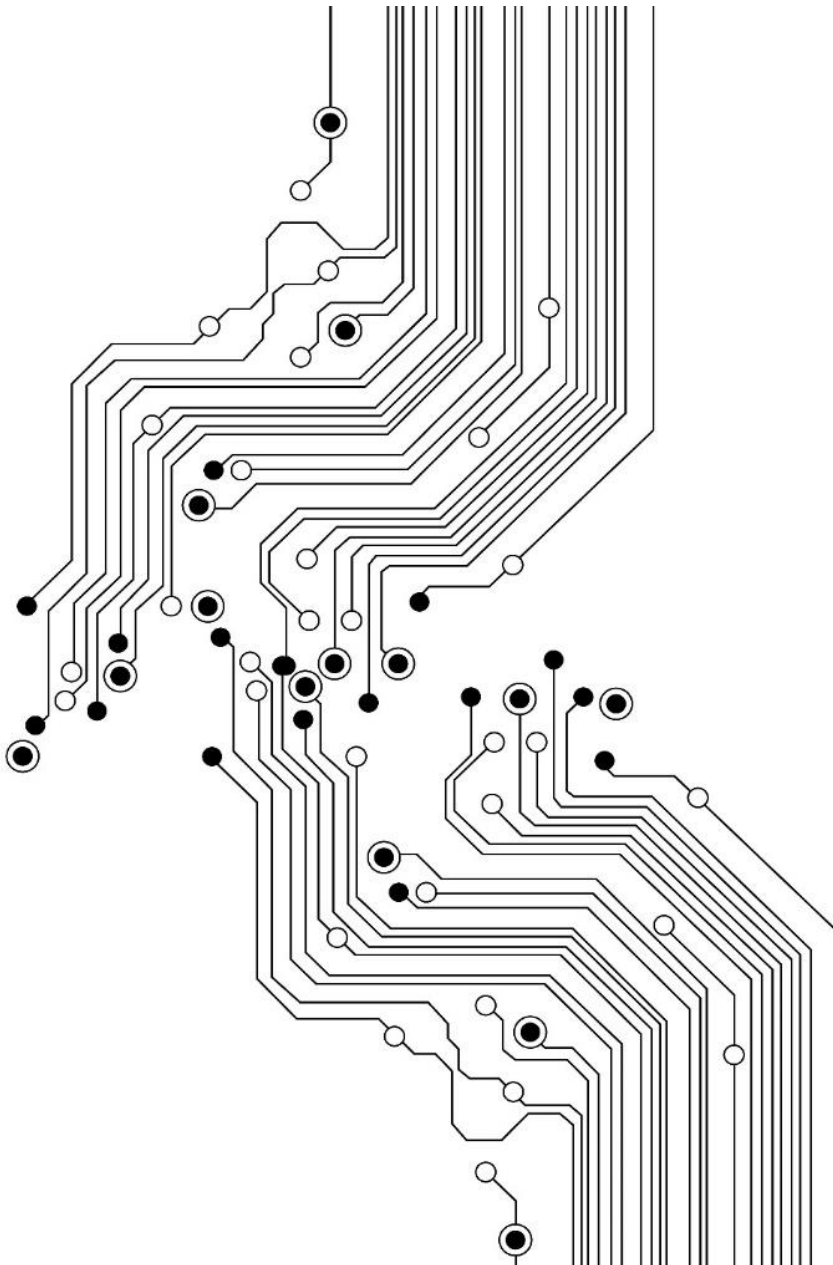


Figure 31 : modèle 3D



EDA Expert

1 Avenue Paul Vaillant Couturier

94110 Arcueil, France

Tel : +33 (0) 1 58 07 00 79

Email : [contact@eda-expert.com](mailto:contact@eda-expert.com)